電容觸摸按鍵 IC

- 防水
- 高抗干擾
- 12 Keys

產品目錄:

	產品描述: 2	2
	特色: 2	
	產品應用範圍 2	
	封裝腳位圖	
	腳位定義	
	AC / DC Characteristics	
	1 Absolutely max. Ratings	4
	2 D.C. Characteristics	4
	3 A.C. Characteristics	
	功能描述	
	特別說明	5
	應用線路圖 ?	7
_	封裝說明 ?	2

2010/07/6 Page: 1-8

. 產品描述:

因應市場需求,電容觸摸按鍵已經作為提升家電產品差異化和品牌附加值的首要利器。此晶片是針對家電這個市場需求而專門研發的!此晶片在防水和抗干擾方面有很優異的表現!是市場上性價比最高的晶片!

. 特色:

- **★** 工作電壓範圍:3.0V-5.5V
- ★ 可以經由外部腳位或是外接電容,來調整靈敏度
- ★ 超強抗 EMC 干擾
- ★ 電源電壓變化適應功能,內置電壓補償電路,電源電壓在工作範圍內變化時自動補償,不影響 晶片正常工作。
- ★ 可以防水,水淹成片水珠覆蓋在觸摸按鍵面板,不影響按鍵的有效判別
- ☀ 提供二進位比特碼(Binary code)編碼直接輸出介面,降低 I/O 口使用
- ★ 上電初始化,在300mS內,晶片就可以開始工作。
- * 提供 20-SOP 封裝
- . 產品應用範圍
- * 各種大小家電
- . 封裝腳位圖

TK5	1	\	20	TK4
TK6	2		19	TK3
TK7	3		18	TK2
TK8	4		17	TK1
TK9	5		16	CAPN
TK10	6		15	VDD
TK11	7		14	Sadj
TK12	8		13	D3
GND	9		12	D2
$\mathbf{D0}$	10		11	D1
	ı			ı

20SOP

2010/07/6 Page: 2-8

. 腳位定義

腳位	腳位名稱	類型	功 能 描 述
1-8	TK5-TK12	輸入/輸出	觸摸按鍵腳,可以使用時串聯電阻 100ohm-1000ohm,能提高抗干擾和提高抗靜電能力
9	GND		電源負端
10	DO	輸出	二進位比特碼輸出
11	D1	輸出	二進位比特碼輸出
12	D2	輸出	二進位比特碼輸出
13	D3	輸出	二進位比特碼輸出
14	Sadj	輸入	靈敏度調整腳,內建上拉電阻(75Kohm) 懸空:靈敏度高,接地:靈敏度低
15	VDD		電源正端
16	CAPN		電容須使用 NPO 材質電容或 X7R 材質電容 使用範圍: 6800pF-15000pF, 電容越大靈敏度越低
17-20	TK1-TK4	輸入/輸出	觸摸按鍵腳,可以使用時串聯電阻 100ohm-1000ohm,能提高抗干擾和提高抗靜電能力

2010/07/6 Page: 3-8

. AC / DC Characteristics

1 Absolutely max. Ratings

ITEM	SYMBOL	RATING	UNIT
Operating Temperature	Тор	-20- +70	$^{\circ}\!\mathbb{C}$
Storage Temperature	Tsto	-50- +125	$^{\circ}\!\mathbb{C}$
Supply Voltage	VDD	5.5	V
Voltage to input terminal	Vin	Vss-0.3 to Vdd+0.3	V

2 D.C. Characteristics

(Condition : Ta= 25 \pm 3 $^{\circ}$ C , RH \leq 65 % , VDD = + 5V , VSS=0V)

	Symbol	Condition	Min.	Тур.	Max.	Unit
Item						
Operating voltage	VDD		3.0	5	5.5	V
Operating current	I_{OPR1}	VDD=3.3V		1		mA
Input low voltage for input and I/O port	$V_{\rm IL1}$		0		0.3VDD	V
Input high voltage for input and I/O port	$V_{\rm IH1}$		0.7VDD		VDD	V
Input low voltage for RESB pin	V_{IL2}		0		0.35VD D	V
Input high voltage for RESB pin	$V_{\rm IH2}$		0.7VDD		VDD	V
Output port source current	I_{OH1}	V _{OH} =0.9VDD, @5V		4		mA
Output port sink current	I_{OL1}	V_{OL} =0.1VDD, @5V		8		mA

3 A.C. Characteristics

Item	Symbol	Condition	Min.	Тур.	Max.	Unit
System clock	f_{SYS1}	OSC @5v		4		MHz
Low Voltage Reset	T_{lvr}		2.2	2.5	3.0	V

2010/07/6 Page: 4-8

. 功能描述

- 1 使用此芯片,需要依照順序由第一腳開始使用,不能夠跳著使用,不用的空腳,要接地!不能懸空!
- 2 本芯片提供 12 keys 電容觸摸按鍵, 輸出是採用二進位比特碼輸出, 其關係如下表:

按鍵	D3	D2	D1	D0
TK1	0	0	0	0
TK2	0	0	0	1
TK3	0	0	1	0
TK4	0	0	1	1
TK5	0	1	0	0
TK6	0	1	0	1
TK7	0	1	1	0
TK8	0	1	1	1
TK9	1	0	0	0
TK10	1	0	0	1
TK11	1	0	1	0
TK12	1	0	1	1
TK1+TK5	1	1	0	0
TK2+TK6	1	1	0	1
无按键	1	1	1	1

- 3 按鍵彈跳處理時間是 60ms-80ms, 按鍵放開彈跳處理時間是 40ms-60ms
- 4 非組合鍵的按鍵判斷,單鍵輸出方式處理,假設 TK4 已經承認了,需要等 TK4 放開後,其他按鍵進來才有效.
- 5 組合鍵的按鍵判斷,假設 TK1 已經承認了,會先輸出 (D3/D2/D1/D0: 0/0/0/0), 若是 TK5 再輸入的話,會輸出 (D3/D2/D1/D0: 1/1/0/0),
- 6 為了防呆措施,本芯片採取兩種手段:
 - 6.1 若是輸出連續超過 30 秒,就會做復位
 - 6.2 若是有四個按鍵同時輸入(在按鍵彈跳處理時間是 60ms-80m 內一起輸入),則不做輸出,並且會做復位(判斷為異常信號)
- 7 按鍵判斷,可以偵測外部 0.2pF~05pF 的微電容變化,其設計 PCB layout 原理是,在 PCB 上會自然產生一個雜散的電容,此雜散電容包括:
 - 7.1 觸摸盤大小
 - 7.2 觸摸盤走線

2010/07/6

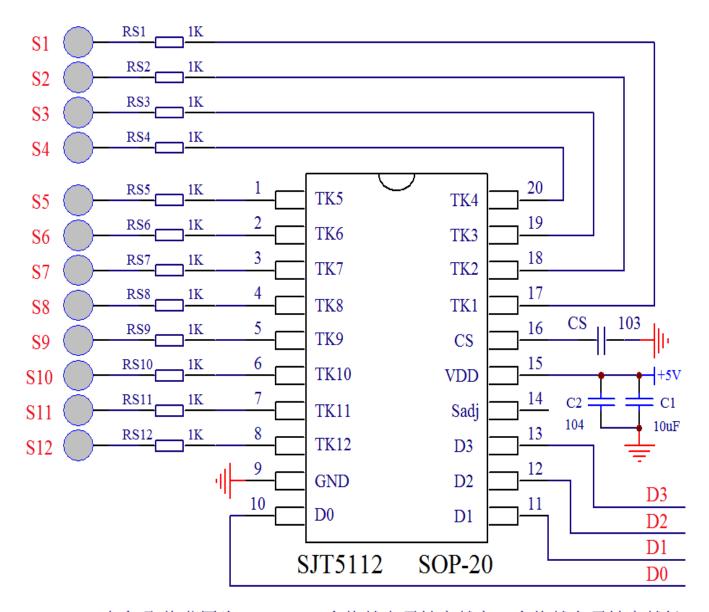
- 7.3 觸摸盤或是走線,旁邊是否有鐵片和並行的線 (所以和機構設計也有很大的關係) 以上的雜散電容,需要設計越小越好,按鍵判斷是以"手指觸摸金屬盤產生微電容(當分子)" 和"雜散電容(當分母)"做一個比值,此比值越大就越靈敏!
- 8 手指觸摸金屬盤產生微電容,是和觸摸外殼的厚度成反比,和觸摸盤的面積成正比,而且和外殼的材料也也關係,在同樣厚度下,其微電容大小如後:玻璃 > 有機玻璃(壓克力) > 塑膠, 微電容則靈敏度就越大.
- 9 Cs 電容和靈敏度的關係:
 - 9.1 Cs 電容越小,觸摸靈敏度越高
 - 9.2 Cs 電容越大, 觸摸靈敏度越低
 - 9.3 Cs 電容值範圍在 6800P (682) 15000P(153) 之間
- 10 Sadj 一般建議先做接地處理(低靈敏度), 若是 Cs 電容調不到適當的靈敏度, 再把 Sadj 接高電平(高靈敏度).

. 特別說明

- 1. 使用單片PCB,要使用感應彈簧片(建議帶盤)來做觸摸PAD。觸摸面積夠大才能獲得更高的靈 敏度。
- 2. 使用用雙面PCB,可以在頂層使用圓形、方形等作為觸摸感應盤(PAD),從觸摸感應PAD到IC 管腳的連線應該儘量走在觸摸感應PAD的另外一面。同時連線應該儘量走細,不要繞遠。最重 最重要是 PCB 和外殼要緊密貼合,才可以達到最佳效果!外殼與PAD之間可以採用非導電膠 進行點和,例如壓克力膠3M HBM系列。
- 3. 基於雜散電容要越小越好的原則(第 7 項),雙面板觸摸感應PAD的周圍與背面一般建議不鋪地,觸摸感應PAD與PAD之間距離足夠保持2mm以上,儘量避免不同PAD之平行引線距離過近,這些都能降低觸摸感應PAD對地的寄生電容,有利於產品靈敏度的提高。
- 4. 若是為了獲得更好的EMC測試效果,需要在按鍵板上鋪地,鋪地時地線需要儘量遠離觸摸感應 PAD以及感應PAD引線距離2mm以上。
- 5. 從觸摸感應PAD到IC管腳的走線要細要短,並避免連線之間的耦合電容,也要避免與其他高頻信號線有耦合電容。
- 6. 芯片供電電源需要採用三端穩壓IC、RC濾波、LC濾波等電路來防止交流紋波干擾,以保證系統的穩定性能!

2010/07/6 Page: 6-8

. 應用線路圖

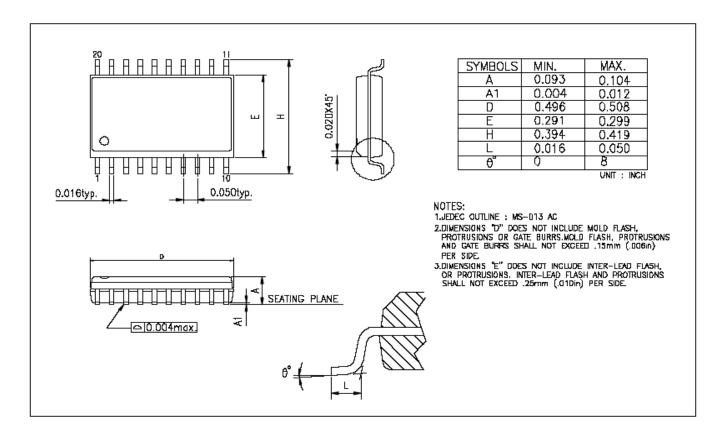


CS电容:取值范围为682~153,容值越小灵敏度越高,容值越大灵敏度越低 Sadj:悬空时为高灵敏度,接GND时为低灵敏度

2010/07/6 Page: 7-8

. 封裝說明

(20-SOP)



2010/07/6 Page: 8-8